

Sommaire

Titre	Page
Dédicace	
Introduction générale	1
Chapitre 1 : les microcontrôleurs « PIC16F84A »	2
I.1 Introduction	3
I.2 Les microcontrôleurs	3
I.2.1 Qu'est ce qu'un microcontrôleur	3
I.2.2 Intérêt des microcontrôleurs	4
I.3 Présentation générale du PIC16F84A	4
I.3.1 Classification du PIC16F84A	4
I.3.2 Architecture interne	5
I.4 Structure interne du PIC16F84A	6
I.4.1 Brochage et caractéristique principal	6
I.4.2 Structure interne	7
I.4.3 Principe de fonctionnement du PIC	8
I.4.4 Déroulement d'un programme	9
I.4.5 La mémoire de donnée RAM	11
I.4.6 Les registres	13
I.4.7 les portes d'entrées / sorties	15
I.4.8 Le TIMER	16
I.4.9 Mise en œuvre	18
I.5 Jeu d'instructions	19
I.6 Programmation du PIC16F84A	27
I.6.1 Le langage C	27
I.6.2 L'assembleur	28
I.7 Conclusion	28
Chapitre 2 : Les cartes mémoires « EEPROM »	29
II.1 Introduction	30
II.2 Les mémoires	30
II.2.1 Mémoire principale	30
II.2.1.1 Définition de mémoire	30
II.2.1.2 Organisation et caractéristique	30
II.2.1.3 Mémoire vive (RAM)	31
II.2.1.4 Mémoire morte (ROM)	31

II.2.1.5 Hiérarchie	32
II.2.2 Mémoire secondaire	33
II.2.2.1 Disques magnétiques	33
II.2.2.2 Disques optiques	35
II.2.2.2.1 Principe du CD-ROM	35
II.2.2.2.2 Principe du DVD-ROM	35
II.2.3 Conclusion sur les mémoires	35
II.3 Le bus I ² C	36
II.3.1 Introduction	36
II.3.1.1 Présentation et domaine d'application	36
II.3.1.2 Caractéristiques générale	37
II.3.1.3 Nouvelle caractéristique	38
II.3.2 Le protocole I ² C	38
II.3.2.1 Les deux modes de fonctionnements	38
II.3.2.2 La validité des données	39
II.3.2.3 Les conditions de débit / fin	39
II.3.2.4 La transmission de données d'un octet	41
II.3.2.4.1 Accusé de réception	41
II.3.2.4.2 Ecriture d'une donnée	41
II.3.2.4.3 Lecture d'une donnée	42
II.3.3 La gestion des conflits	43
II.3.3.1 La synchronisation	43
II.3.3.2 L'arbitrage	43
II.3.3.2.1 Contexte	43
II.3.3.2.2 Principe	43
II.3.3.2.3 Mise en situation	44
II.3.3.2.4 Analyse	44
II.3.4 L'adressage des composants	45
II.3.4.1 Généralités	45
II.3.4.2 Adressage standard	45
II.3.4.3 Adresses réservées	46
II.3.5 Mode de transfert en adressage standard	46
II.3.5.1 Ecriture du maitre	46
II.3.5.2 Lecture du maitre	47
II.3.5.3 Format combiné	47
II.3.5.4 Cas particulière	48
II.3.5.4.1 Les mémoires	48
II.3.6 Mode de transfert en adressage étendu	48
II.3.6.1 Adressage étendu	48
II.3.6.2 Ecriture du maitre	49
II.3.6.3 Lecture du maitre	49
II.3.6.4 Formats combinés	49

II.4 Les EEPROMs séries 24C01A/02A/04A/08A/16A	50
II.4.1 Introduction	50
II.4.2 L'EEPROM 24C16A	50
II.4.3 L'EEPROM « 24C01A/02A/04A/08A »	51
II.4.3.1 Dispositif	51
II.4.3.2 Description	52
II.4.3.3 Caractéristique électrique	53
 Chapitre 3 : Réalisation et test « partie pratique »	54
III.1 Introduction	55
III.2 Réalisation	55
III.2.1 La carte mère	55
III.2.2 Le microcontrôleur	55
III.2.3 Les boutons poussoirs	56
III.2.4 Schéma électrique	57
III.2.4.1 Analyse du schéma	58
III.2.4.2 La liste des composants	59
III.2.5 Les circuits imprimés et d'implantations	60
III.2.6 Mise en service	64
III.3 Conclusion	69
 Conclusion générale	70
 Annexe	
 Références Bibliographiques	